Capítulo 3

Lógica digital para aplicação em eletropneumática

O termo "digital" tornou-se parte do vocabulário geral em razão do fato de circuitos e técnicas digitais serem amplamente utilizados em quase todas as áreas: computadores, automação, robôs, tecnologia e ciência médicas, transportes, entretenimento, exploração espacial, e assim por diante.

Quando se manipulam quantidades diversas, é importante saber representar seus valores de modo eficiente e preciso. Existem basicamente duas formas de representação: a analógica e a digital. Na representação analógica, uma quantidade é representada por uma tensão, uma corrente ou uma velocidade de movimento que seja proporcional ao valor da quantidade em questão. Essas quantidades têm a característica de poder variar ao longo de uma faixa contínua de valores. Já na representação digital, as quantidades não são representadas por quantidades proporcionais, mas sim por símbolos denominados dígitos. Assim, a maior diferença entre quantidades analógicas e digitais pode ser determinada da seguinte forma:

$$\text{analógica} \equiv \text{contínua}$$

$$\text{digital} \equiv \text{discreta (passo a passo)}$$

Por causa dessa natureza discreta das representações digitais, não há ambiguidade quando se faz a leitura de uma quantidade digital, ao passo que o valor de uma quantidade analógica apresenta, muitas vezes, interpretação livre.

Sistema digital é uma combinação de dispositivos projetados para manipular informação lógica ou quantidades físicas representadas no formato digital, ou seja, as quantidades podem assumir apenas valores discretos. Esses dispositivos são, na maioria das vezes, eletrônicos, mas podem, também, ser mecânicos, magnéticos ou pneumáticos.

Nos sistemas digitais, a informação é normalmente apresentada na forma binária, nas representações 0 ou 1. As quantidades binárias podem ser reproduzidas por qualquer dispositivo que tenha apenas dois estados de operação ou duas condições possíveis, sendo o 1 usado para o dispositivo em funcionamento e o 0 para o dispositivo desligado. Exemplo: lâmpada (acesa ou apagada), diodo (em condução ou em corte), relé (energizado ou não), transistor (em corte ou em saturação), fotocélula (iluminada ou no escuro), termostato (aberto ou fechado), engate mecânico (engatado ou desengatado), chave de circuito (aberta ou fechada).

Em sistemas eletrônicos digitais, a informação binária é representada por tensões presentes nas entradas e saídas de diversos circuitos. Tipicamente, os números binários 0 e 1 são traduzidos por dois níveis de tensões nominais:

- nível lógico zero (0): que em termos analógicos significa potencial de terra (0 volt);
- nível lógico um (1): que em termos analógicos significa potencial de alimentação (+5 V) V_{CC}.

3.1 Constantes e variáveis booleanas

Essas características dos circuitos lógicos permitem o uso da **álgebra booleana** como ferramenta de análise e projeto de sistemas digitais, que permite descrever as relações entre as saídas dos circuitos lógicos e suas entradas como uma equação algébrica.

Proposta por George Boole (1815-1864), manipula dois valores: 0 e 1. É uma ferramenta essencial para construção de sistemas lógicos e serve como base para a operação de circuitos computacionais.

A principal diferença entre a álgebra booleana e a álgebra convencional é o fato de que, na álgebra booleana, as constantes e variáveis podem ter apenas dois valores possíveis, 0 ou 1. As variáveis booleanas são muitas vezes usadas para representar o nível de tensão presente em uma conexão ou em terminais de entrada/saída de um circuito. Por exemplo, em determinado sistema digital, o valor booleano 0 pode representar qualquer tensão dentro da faixa de 0 a 0,8 V, enquanto o valor booleano 1 pode representar qualquer tensão dentro da faixa de 2 a 5 V. Voltagens entre 0,8 e 2 V são indefinidas (nem 0 nem 1) e não devem ocorrer em circunstâncias normais. Desse modo, as variáveis booleanas 0 e 1 não representam efetivamente números, mas sim o estado do nível de tensão de uma variável, denominado nível lógico.

Como os valores possíveis de uma variável são apenas dois, a álgebra booleana é mais fácil de ser manipulada se comparada com a álgebra convencional. A álgebra booleana tem, de fato, três operações básicas: OR (OU), AND (E) e NOT (NÃO). Essas operações básicas são denominadas operações lógicas, e os circuitos digitais, chamados portas lógicas, podem ser construídos com diodos, transistores e resistores interconectados, de modo que a saída do circuito seja o resultado de uma operação lógica (OR, AND ou NOT) realizada sobre as entradas.

3.2 Tabela verdade

Tabela verdade é uma técnica empregada para determinar como a saída de um circuito lógico depende dos níveis lógicos presentes nas entradas do circuito. A figura 3.1, item *a*, ilustra uma tabela verdade para um tipo de circuito lógico de duas entradas. Essa tabela relaciona todas as combinações possíveis para os níveis lógicos presentes nas entradas A e B, com o correspondente nível lógico na saída x. A primeira linha da tabela mostra que, quando A e B são nível 0, a saída x é nível 1, o que equivale a dizer estado 1. A segunda linha mostra que, quando a entrada B passa para o estado 1, de modo que $A = 0$ e $B = 1$, a saída x torna-se 0. Da mesma forma, a tabela mostra o que acontece com o estado lógico da saída para qualquer conjunto de condições de entrada. Os itens *b* e *c* da figura 3.1 mostram exemplos de tabela verdade para circuitos lógicos de três e quatro entradas.

Convém observar que há quatro linhas para uma tabela verdade de duas entradas, oito linhas para uma de três entradas e 16 linhas para uma de quatro entradas. O número de combinações de entrada é 2^N para uma tabela verdade de N entradas.

Figura 3.1
Exemplos de tabela verdade para circuitos de:
a) duas entradas;
b) três entradas;
c) quatro entradas.

Entradas Saída

A	B	X
0	0	1
0	1	0
1	0	1
1	1	0

(a)

A	B	C	X
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	1

(b)

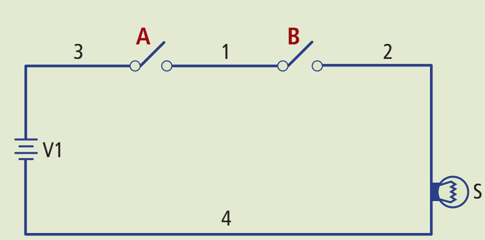
A	B	C	D	X
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	1
0	1	0	0	1
0	1	0	1	0
0	1	1	0	0
0	1	1	1	1
1	0	0	0	0
1	0	0	1	0
1	0	1	0	0
1	0	1	1	1
1	1	0	0	0
1	1	0	1	0
1	1	1	0	0
1	1	1	1	1

(c)

3.3 Porta E (ou AND)

Considerando o circuito da figura 3.2, para que a lâmpada acenda, é necessário que a chave A **e** a chave B estejam fechadas. Para qualquer outra condição, a lâmpada permanece apagada.

Figura 3.2
Circuito para exemplificar a porta E (ou AND).



Na figura 3.3 estão representadas a tabela verdade, a função e os símbolos

A	B	S
0	0	0
0	1	0
1	0	0
1	1	1

$S = A \cdot B$

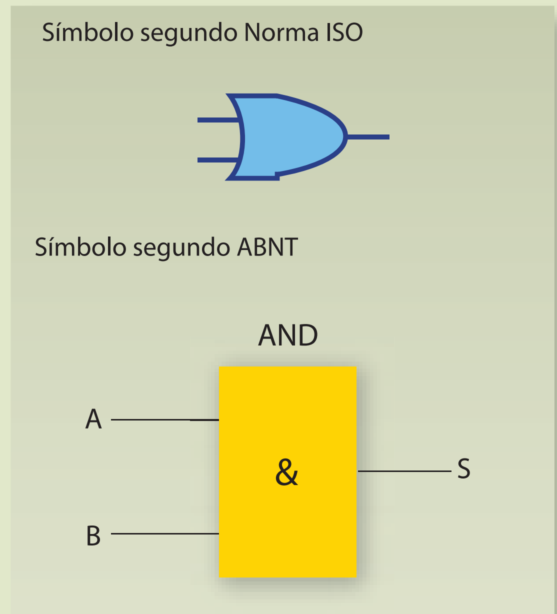


Figura 3.3
Tabela verdade, função e símbolos para a porta E.

3.4 Porta OU (ou OR)

No circuito esquematizado na figura 3.4, para que a lâmpada acenda, é necessário que a chave A **ou** a chave B esteja fechada.

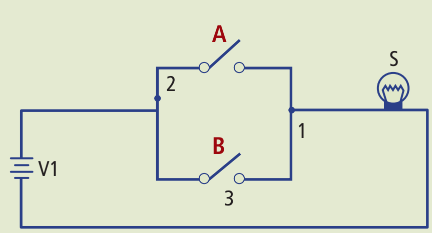


Figura 3.4
Circuito para exemplificar a porta OU (ou OR).

A lâmpada S acende se pelo menos uma das chaves está fechada; logo, na figura 3.5, a tabela verdade será:

A	B	S
0	0	0
0	1	1
1	0	1
1	1	1

$S = A + B$

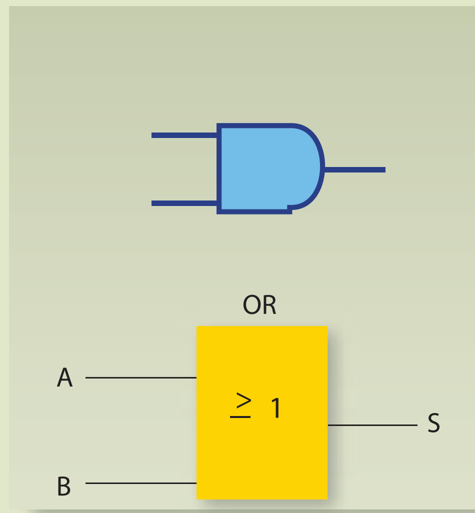


Figura 3.5
Tabela verdade, função e símbolos para a porta OU (ou OR).

3.5 Inversor ou operação NÃO (ou NOT)

A operação NOT, também denominada INVERSOR, é diferente das operações OR e AND pelo fato de ser possível realizá-la sobre uma única variável de entrada.

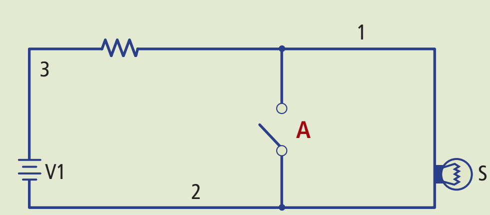


Figura 3.6
Circuito para exemplificar o inversor.

Para o circuito mostrado na figura 3.6, temos o seguinte funcionamento: quando a chave **A** está aberta, a lâmpada permanece acesa e, quando a chave **A** é fechada, a lâmpada apaga. Desse modo, a tabela verdade será a representada na figura 3.7.

A	S
0	1
1	0

$$S = \overline{A}$$

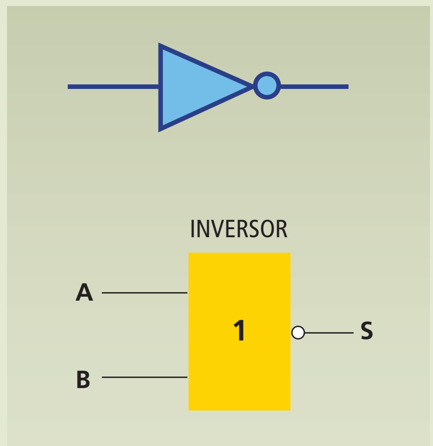


Figura 3.7
Tabela verdade, função e símbolos do inversor.

3.6 Porta NAND (NÃO E ou NE)

A operação da porta NAND é semelhante à da porta AND seguida de um INVERSOR (figura 3.8). A tabela verdade (figura 3.9) mostra que a saída da porta NAND é exatamente o inverso da porta AND para todas as condições possíveis de entrada.

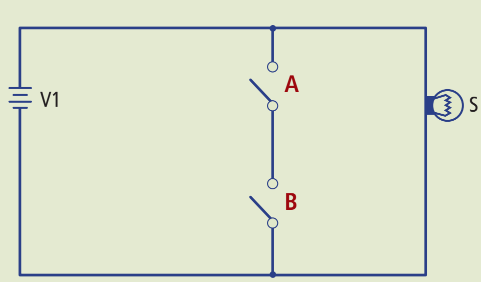
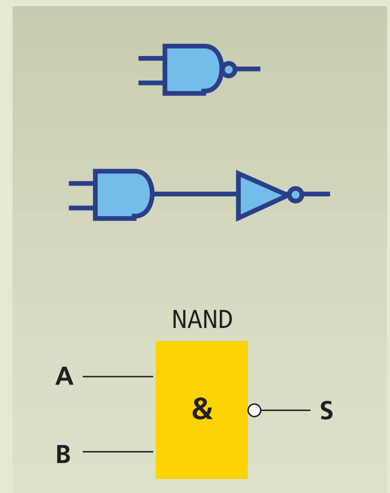


Figura 3.8
Circuito para exemplificar a porta NAND.

Figura 3.9
Tabela verdade, função, símbolo e alternativa para a porta NAND.

A	B	S
0	0	1
0	1	1
1	0	1
1	1	0

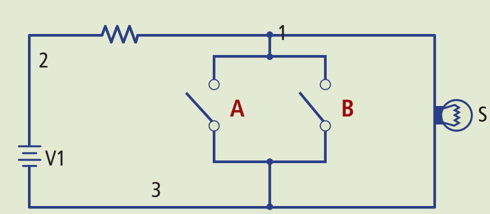
$$S = \overline{(A \cdot B)}$$



3.7 Porta NOR (NÃO-OU ou NOU)

A operação da porta NOR é semelhante à da porta OR seguida de um INVERSOR (figura 3.10). A tabela verdade (figura 3.11) mostra que a saída da porta NOR é exatamente o inverso da saída da porta OR, para todas as condições possíveis de entrada.

Figura 3.10
Circuito para exemplificar a porta NOR.



A	B	S
0	0	1
0	1	0
1	0	0
1	1	0

$$S = \overline{(A + B)}$$

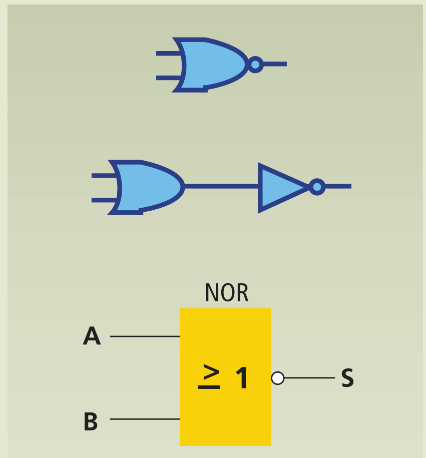


Figura 3.11
Tabela verdade, função, símbolo e alternativa para a porta NOR.

3.8 Implementando circuitos e tabela-resumo

Com o conhecimento desses blocos, ou portas lógicas, é possível implementar circuitos lógicos e obter a expressão booleana da saída, como no exemplo da figura 3.12.

$S = A \cdot B + A \cdot C$ (expressão booleana da saída)

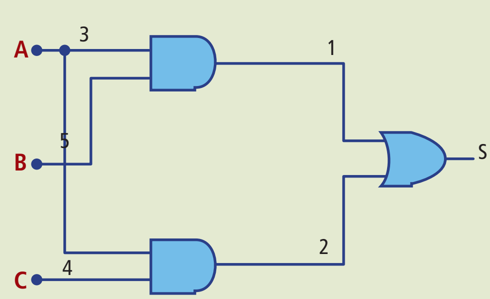


Figura 3.12
Exemplo de circuito lógico.

É possível determinar a expressão booleana com base na tabela verdade. Para tanto, os seguintes passos devem ser seguidos:

- marcar as saídas que estão com nível lógico igual a 1;
- escrever a combinação das variáveis de entrada para essa saída; ou
- escrever a outra combinação que possui nível lógico igual a 1.

Lembrar que essas situações são somas, pois pode haver várias condições com nível lógico igual a 1, como mostra o exemplo da figura 3.13.

Figura 3.13
Tabela verdade e expressão booleana correspondente.

A	B	C	S
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	0
1	1	1	0

$\overline{A} \cdot B \cdot \overline{C}$

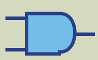
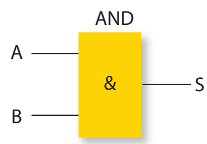
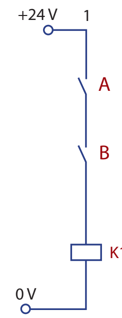
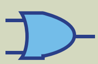
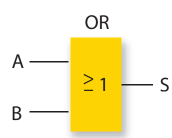
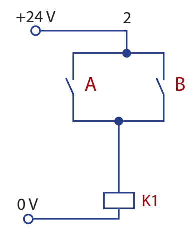
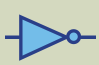
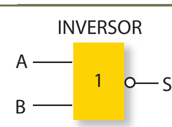
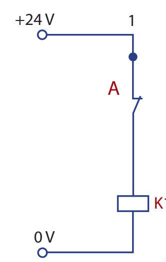
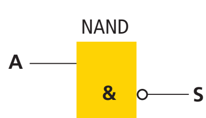
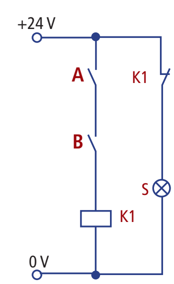
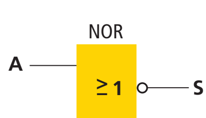
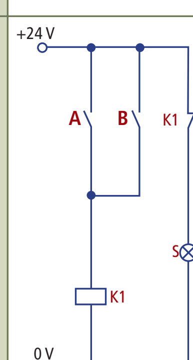
$A \cdot \overline{B} \cdot \overline{C}$

$A \cdot \overline{B} \cdot C$

$$S = \overline{A} \cdot B\overline{C} + A \cdot \overline{B} \cdot \overline{C} + A \cdot \overline{B} \cdot C$$

A tabela 3.1 traz um resumo prático com os símbolos empregados, a tabela verdade, a expressão booleana e o comando elétrico correspondente.

Tabela 3.1
Resumo de símbolos, tabela verdade, expressão booleana e comando elétrico correspondente

<table>
<tr><th>PORTA</th><th>SÍMBOLO ISO</th><th>SÍMBOLO DIN</th><th>TABELA VERDADE</th><th>EXPRESSÃO BOOLEANA</th><th>COMANDO ELÉTRICO</th></tr>
<tr><td>E</td><td></td><td></td><td>A B S
0 0 0
0 1 0
1 0 0
1 1 1</td><td>S = A · B</td><td></td></tr>
<tr><td>OU</td><td></td><td></td><td>A B S
0 0 0
0 1 1
1 0 1
1 1 1</td><td>S = A + B</td><td></td></tr>
<tr><td>NÃO</td><td></td><td></td><td>A S
0 1</td><td>$S = \overline{A}$</td><td></td></tr>
<tr><td>NE</td><td></td><td></td><td>A B S
0 0 1
0 1 1
1 0 1
1 1 0</td><td>S = A · B</td><td></td></tr>
<tr><td>NOU</td><td></td><td></td><td>A B S
0 0 1
0 1 0
1 0 0
1 1 0</td><td>S = A + B</td><td></td></tr>
</table>

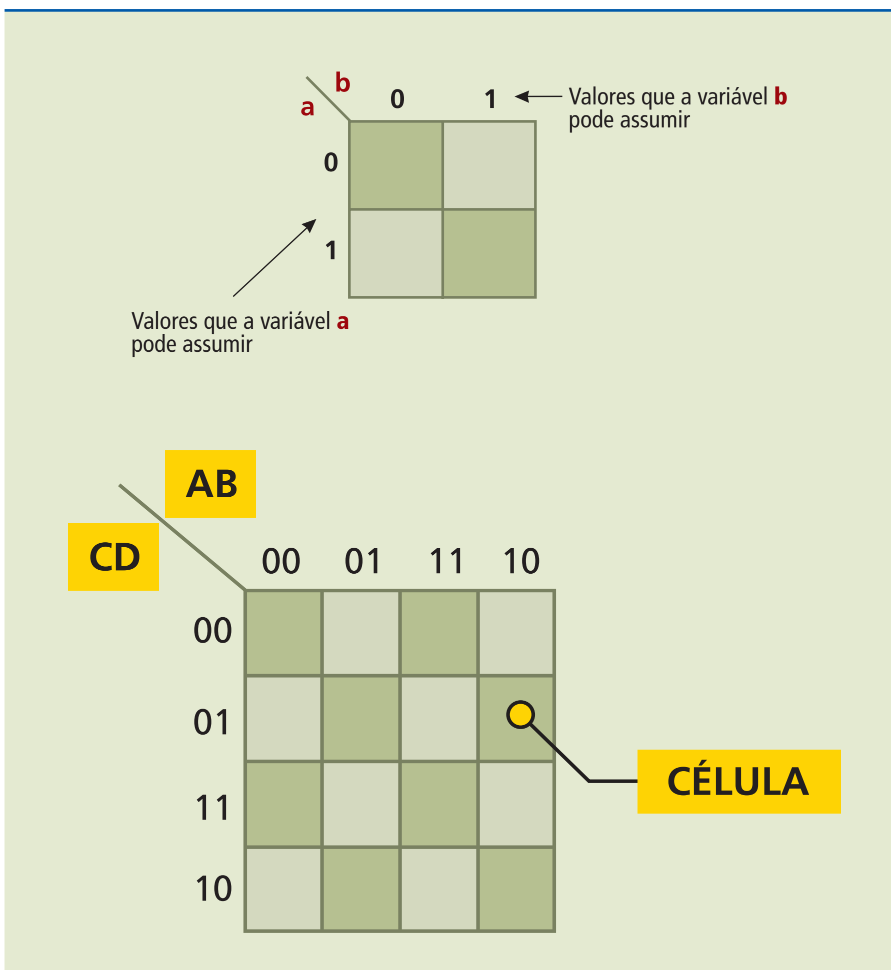
3.9 Minimização de expressões booleanas pelo uso dos mapas de Karnaugh

O mapa **Veitch-Karnaugh**, **ou mapa** de Karnaugh, como é mais conhecido, é um método gráfico usado para simplificar uma equação lógica ou converter uma tabela verdade em seu circuito lógico correspondente, de forma simples e metódica. Embora o mapa de Karnaugh possa ser usado em problemas que envolvam qualquer número de variáveis de entrada, sua utilidade prática está limitada a cinco ou seis variáveis. A figura 3.14 mostra a representação do mapa de Karnaugh para duas e quatro variáveis.

Cada quadrado recebe o nome de célula, e a quantidade de células é definida pelo número de combinações das variáveis do sistema, ou seja, se são quatro variáveis, então $2^4 = 16$ células.

Uma vez que se tenham as combinações de uma ou mais saídas de uma tabela verdade, podem-se dispor tais valores nos mapas de Karnaugh de modo a obter a expressão simplificada. Como exemplo, na figura 3.15, é utilizada uma expressão com quatro variáveis.

Figura 3.14
Mapa de Karnaugh de duas e de quatro variáveis.



CD \ AB	00	01	11	10
00	$\overline{A}\ \overline{B}\ \overline{C}\ \overline{D}$ m_0	$\overline{A}\ B\ \overline{C}\ \overline{D}$ m_4	$A\ B\ \overline{C}\ \overline{D}$ m_{12}	$A\ \overline{B}\ \overline{C}\ \overline{D}$ m_8
01	$\overline{A}\ \overline{B}\ \overline{C}\ D$ m_1	$\overline{A}\ B\ \overline{C}\ D$ m_5	$A\ B\ \overline{C}\ D$ m_{13}	$A\ \overline{B}\ \overline{C}\ D$ m_9
11	$\overline{A}\ \overline{B}\ C\ D$ m_3	$\overline{A}\ B\ C\ D$ m_7	$A\ B\ C\ D$ m_{15}	$A\ \overline{B}\ C\ D$ m_{11}
10	$\overline{A}\ \overline{B}\ C\ \overline{D}$ m_2	$\overline{A}\ B\ C\ \overline{D}$ m_6	$A\ B\ C\ \overline{D}$ m_{14}	$A\ \overline{B}\ C\ \overline{D}$ m_{10}

A	B	C	D
0	0	0	0
0	0	0	1
0	0	1	0
0	0	1	1
0	1	0	0
0	1	0	1
0	1	1	0
0	1	1	1
1	0	0	0
1	0	0	1

Figura 3.15
Exemplo com quatro variáveis

3.9.1 Regras para a simplificação de mapas K (de Karnaugh)

Normalmente são utilizadas as expressões geradas pelo método da soma de produtos para a simplificação dos mapas K. Tais expressões são representadas conforme exemplo a seguir:

$$S = \overline{A} \cdot B \cdot C + A \cdot \overline{B} \cdot \overline{C} + A \cdot \overline{C}$$

A expressão acima forma uma soma de produtos, que é diferente do exemplo a seguir que representa o produto de somas:

$$S = (\overline{A} + B + C) \cdot (A \cdot \overline{B})$$

Para obter o equivalente da soma de produtos, basta utilizar a lógica E para as linhas iguais a 1 e unir todas por meio da lógica OU na(s) saída(s) da tabela verdade em análise, conforme exemplo:

A	B	Saída
0	0	1
0	1	0
1	0	1
1	1	0

$\overline{A}\cdot\overline{B}$

$A\cdot\overline{B}$

$$\overline{A}\cdot\overline{B} + A\cdot\overline{B}$$

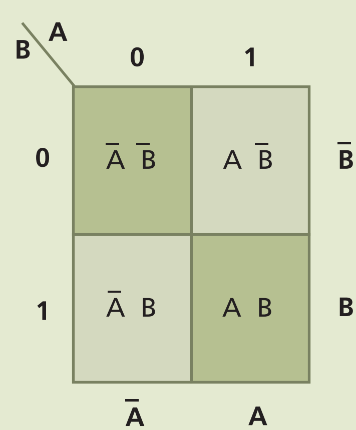
Em qualquer mapa K, as **células adjacentes** sempre **apresentam uma** única **variação de estado** em **uma** única **variável do termo**, ou seja, saindo de A para o complemento de A e vice-versa. Isso ocorre com todas as variáveis envolvidas, obtendo-se a combinação total.

Para facilitar a metodologia de simplificação do mapa K, seguem algumas etapas:

- representa-se a função no mapa inserindo o número 1 nas células que representem algum termo da expressão booleana obtida da saída desejada;
- as células iguais a 1, desde que adjacentes, devem ser agrupadas seguindo a potência de base 2: 1, 2, 4, 8, ... ;
- os grupos de células devem ter a forma quadrada ou retangular;
- uma célula pode fazer parte de mais de um grupo, porém um grupo não deve ter todas as suas células utilizadas em outros grupos, pois nesse caso haveria redundância e descaracterizaria a capacidade de simplificação do mapa K;
- sempre devem ser procurados, inicialmente, grupos com 2^{N-1} células e posteriormente 2^{N-2} até 2^0, sendo N o número de variáveis na tabela verdade.

A seguir, nas figuras 3.16, 3.17 e 3.18, são apresentados exemplos de mapa K de duas, três e quatro variáveis.

Figura 3.16
Mapa K de duas variáveis.



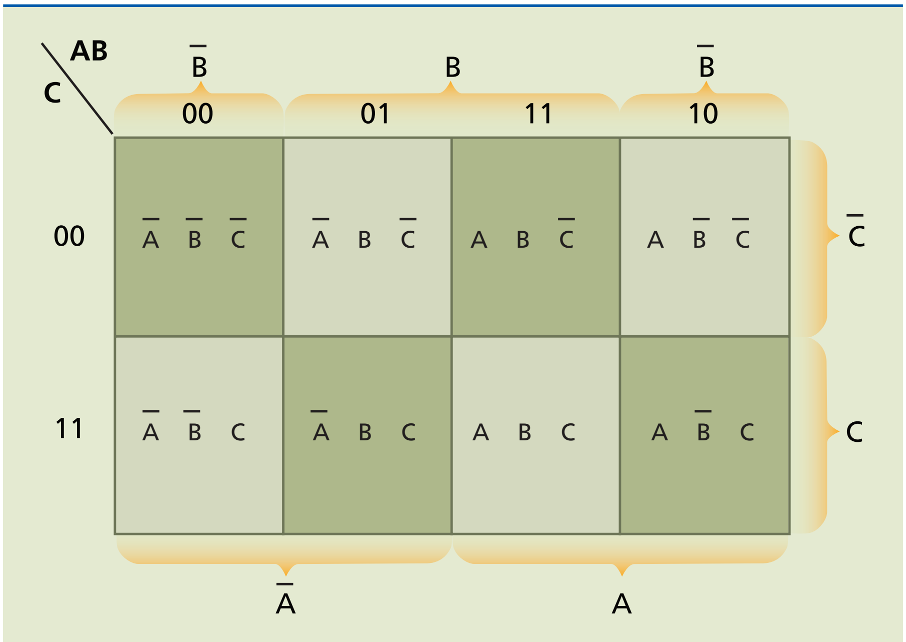


Figura 3.17
Mapa K de três variáveis.

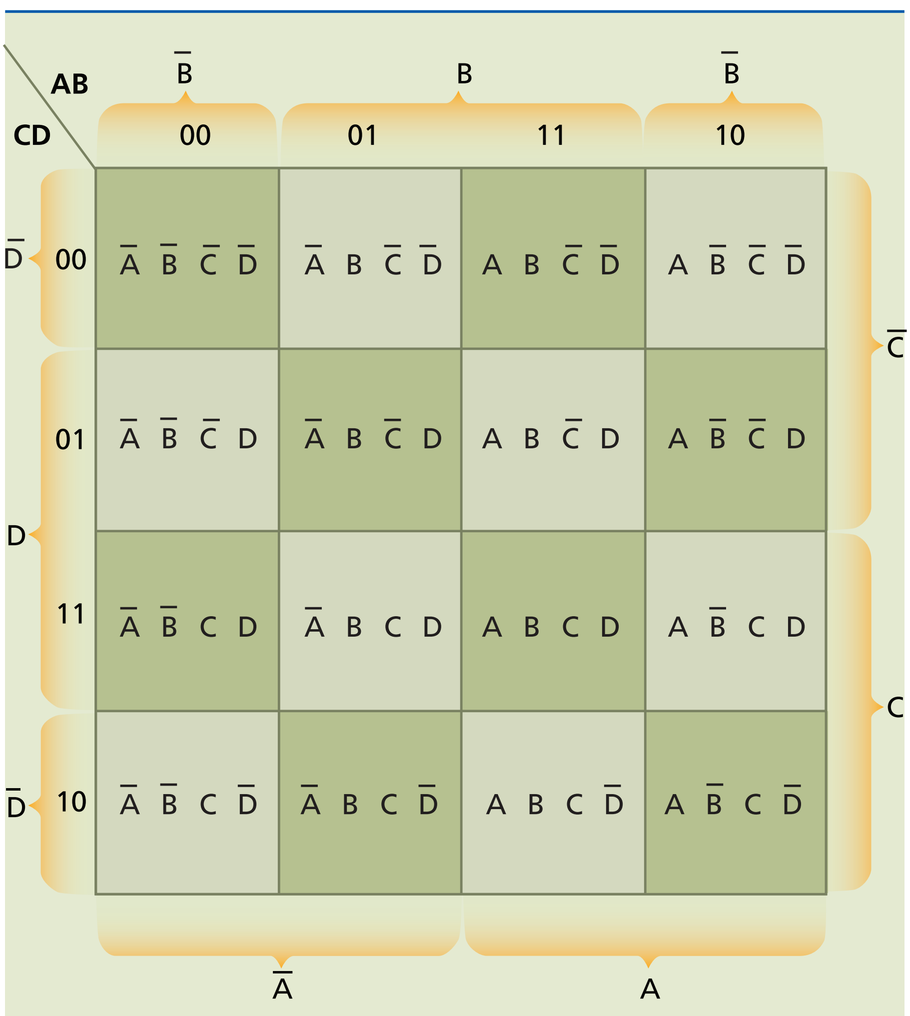


Figura 3.18
Mapa K de quatro variáveis.

Problema resolvido

Montar um dispositivo lógico de quatro chaves que só deve ser acionado quando a maioria das chaves for acionada.

Solução:

O primeiro passo é a montagem da tabela verdade (figura 3.19).

Figura 3.19
Tabela verdade.

CHAVES					
A	B	C	D	S	
0	0	0	0	0	
0	0	0	1	0	
0	0	1	0	0	
0	0	1	1	0	
0	1	0	0	0	
0	1	0	1	0	
0	1	1	0	0	
0	1	1	1	1	$\rightarrow S = \overline{A}\cdot B\cdot C\cdot D$
1	0	0	0	0	
1	0	0	1	0	
1	0	1	0	0	
1	0	1	1	1	$\rightarrow S = A\cdot\overline{B}\cdot C\cdot D$
1	1	0	0	0	
1	1	0	1	1	$\rightarrow S = A\cdot B\cdot\overline{C}\cdot D$
1	1	1	0	1	$\rightarrow S = A\cdot B\cdot C\cdot\overline{D}$
1	1	1	1	1	$\rightarrow S = A\cdot B\cdot C\cdot D$

Assim, chegamos à expressão não simplificada:

$$S = \overline{A}BCD + A\overline{B}CD + AB\overline{C}D + ABC\overline{D} + ABCD$$

Colocamos, então, os valores "1" da saída S no mapa de Karnaugh (figura 3.20) e marcamos os grupos de dois "1s", nesse caso.

Figura 3.20
Mapa de Karnaugh.

CD \ AB	00	01	11	10
00	0	0	0	0
00	0	0	1	0
11	0	1	1	1
10	0	0	1	0

Com o mapa de Karnaugh, chegamos à seguinte expressão, já simplificada:

$$S = ABD + BCD + ACD + ABC$$

Note que essa expressão possui um termo a menos que a expressão não simplificada, e cada termo tem uma variável a menos que na expressão anterior.

Referências bibliográficas

ALBUQUERQUE, Rômulo Oliveira. *Análise de circuitos em corrente contínua*. São Paulo: Editora Érica.

COTRIM, Ademaro A. M. B. *Instalações elétricas.* 5ª ed. São Paulo: Pearson Prentice Hall, 2009.

FONSECA, Celso Suckow da. *Acionamentos elétricos. Apostila*. Rio de Janeiro: CEFET.

FOWLER, Richard J. *Eletricidade: Princípios e aplicações.* Tradução: José Mariano Gonçalves Lana. Revisão técnica Antonio Pertence Jr. São Paulo: Makron, McGraw-Hill, 1992.

FRANCHI, Cleiton Moro. *Acionamentos elétricos*. 1ª ed. São Paulo: Editora Érica, 2007.

GUSSOW, Milton. *Eletricidade básica.* Tradução: Aracy Mendes da Costa. 2ª ed. rev. e ampl. São Paulo: Makron Books, 1996.

KOSOW, Irving I. *Máquinas elétricas e transformadores.* 14ª ed. São Paulo: Globo, 2000.

MAMEDE FILHO, João. *Instalações elétricas Industriais.* 7ª ed. Rio de Janeiro: LTC, 2007.

MARTINS, Nelson. *Introdução à teoria da eletricidade e do magnetismo.* 2ª ed. Rio de Janeiro: Edgard Blücher, 1975.

OLIVEIRA, Edson Carlos Peres de; DIAS, Jean Carlos. "Rendimento nos motores monofásicos" em WEG em Revista.

PROCOBRE & SCHNEIDER ELETRIC. "Eficiência energética e acionamento de motores". Workshop realizado pelo engenheiro Ricardo P. Tamietti.

SILVA FILHO, Matheus T. *Fundamentos de eletricidade.* Rio de Janeiro: LTC, 2007.

SILVA, Edilson A. da. *Considerações sobre instalações de inversores de frequência*. Mato Grosso: CEFET, 2006.

TOCCI, Ronald J.; WIDMER, Neal S. *Sistemas digitais: Princípios e aplicações.* Tradução: José Lucimar do Nascimento. 8 ed. São Paulo: Pearson Prentice Hall, 2003.

CATÁLOGOS

SANTERNO INDL. E COML. DO BRASIL LTDA. *Manual de utilização do inversor VEGA LE-100 – 2002*.

TELEMECANIQUE. *Manual de operação do Inversor Altivar 18*.

TOSHIBA. *Catálogo do inversor TOSVERT modelo VF-AS1.*

WEG. *Motores elétricos de corrente alternada – Especificação*; *Características elétricas*.

WEG. *Motores elétricos de corrente alternada – Man-motores*. WEG. *Contatores e relés de sobrecarga – Catálogo*.

WEG. *Catálogo para fusíveis*.

WEG. *Temporizadores e protetores – Catálogo*.

WEG. *Manual da soft-starter SSW-04 versão V3.XX*

WEG. *Módulo 2 – Variação de velocidade*.

SITES

www.schneider-electric.com.br

www.feiradeciencias.com.br

www.dsee.fee.unicamp.br/~sato/ET515/node68.html

http://www.ufsm.br/desp/luizcarlos/aula2of2.pdf


CENTRO PAULA SOUZA